|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
|  | | UNIVERSIDAD DISTRITAL FRANCISCO JOSÉ DE CALDASFACULTAD DE INGENIERIA SYLLABUS  **PROYECTO CURRICULAR**:  **INGENIERIA ELECTRONICA** | | | | |
| **NOMBRE DEL DOCENTE:** | | | | | | |
| **ESPACIO ACADÉMICO (Asignatura):**  **Análisis y diseño de microprocesadores**  **Obligatorio ( x ) : Básico ( ) Complementario ( )**  **Electivo ( ) : Intrínsecas ( ) Extrínsecas ( )** | | | | **CÓDIGO: 33** | | |
| **NUMERO DE ESTUDIANTES:** | | | | **GRUPO:** | | |
| **NÚMERO DE CREDITOS: 3** | | | | | | |
| **TIPO DE CURSO: TEÓRICO PRACTICO TEO-PRAC:**  *Alternativas metodológicas:*  *Clase Magistral ( x ), Seminario ( ), Seminario – Taller ( ), Taller ( x ), Prácticas ( x ), Proyectos tutoriados ( ), Otro: \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_* | | | | | | |
| **HORARIO** | | | | | | |
| **DIA** | | | **HORAS** | | **SALON** | |
| Día 1  Día 2  Día 3 | | | 2  2  2 | | Aula de clase  Aula de clase  Laboratorio / sala de sistemas | |
| **I. JUSTIFICACIÓN DEL ESPACIO ACADÉMICO (El Por Qué?)** | | | | | | |
| La minitaturización de la electrónica busca  principalmente la reducción del espacio y el consumo de potencia de un circuito (De micheli 1992). Hoy en día las escalas de integración permiten colocar varios millones de transistores en un centimetro cuadrado (Brown 2000). Por tanto, es necesario que un ingeniero electrónico tenga las herramientas necesarias para abordar la miniaturización y enfrentar las posibilidades ofrecidas por las escalas de integración disponibles.  Los sistemas electrónicos modernos en su mayoría están compuestos por dispositivos digitales. Así las cosas, un ingeniero que pretenda hacer desarrollo electrónico hoy en día necesariamente se verá enfrentado con el diseño digital de dispositivos. Por tanto, en el dominio de las técnicas y métodos digitales deberá satisfacer las exigencias de la miniaturización y manejar eficientemente las tecnológias de implementación dadas por las escalas de integración del mercado (Gajski 2000).  El diseño actual de sistemas digitales apunta en la base al desarrollo de procesadores digitales con prestaciones óptimas (Hensessy 2006). Se habla entonces de soportar este diseño en métodos formales de diseño y especificación. Los métodos de diseño formales incluyen principios de optimización para manejar los objetivos y restricciones impuestos por la miniaturización (Gajski 2000, De Micheli 1992). Como complemento, los métodos de especificación apuntan a abordar la implementación de los sistemas digitales por medio de lenguajes de descripción de hardware buscando que la complejidad sea tratada en altos niveles de abstracción. | | | | | | |
| **II. PROGRAMACIÓN DEL CONTENIDO (El Qué? Enseñar)** | | | | | | |
| **OBJETIVO GENERAL** | | | | | | |
| Introducir al estudiante en el análisis, diseño e implementación de procesadores digitales de propósito específico y general. | | | | | | |
| **OBJETIVOS ESPECÍFICOS** | | | | | | |
| * Introducir al estudiante en el  modelado de sistemas digitales por medio de lenguajes de descripción de hardware. * Presentar al estudiante  un método formal para el diseño y síntesis  de procesadores digitales de propósito específico. * Introducir al estudiante en el análisis y aplicación de los microprocesadores de propósito general. | | | | | | |
| **COMPETENCIAS DE FORMACIÓN:** | | | | | | |
| **Generales:**   * Diseñar y construir herramientas para la solución de problemas. * Emplear métodos formales de diseño. * Formular, desarrollar y documentar proyectos de ingeniería   **Especificas:**   * Proveer soluciones basadas en lenguajes de descripción de hardware y lógica programable. * Diseñar sistemas digitales de media complejidad. * Identificar arquitecturas de microprocesadores según especificaciones aplicativas. | | | | | | |
| **RESULTADOS DE APRENDIZAJE** | | | | | | |
| Al terminar el curso el estudiante debe estar en capacidad de:   * Construir en HDL circuitos digitales combinacionales y sincrónicos * Construir circuitos digitales sobre lógica programable (FPGA). * Diseñar soluciones digitales utilizando máquinas de estado algorítmicas. * Construir máquinas de estado algorítmicas de prestaciones óptimas sobre FPGA. * Distinguir las arquitecturas microprocesadores básicos. * Usar las instrucciones del ensamblador de un procesador básico. | | | | | | |
| **PROGRAMA SINTÉTICO** | | | | | | |
| * Lenguajes de descripción de hardware * Diseño, síntesis y optimización de máquinas de estado algorítmicas. * Análisis y programación de procesadores CISC y RISC. | | | | | | |
| **III. ESTRATEGIAS (¿El Cómo?)** | | | | | | |
|  | | | | | | |
| 1. Lección magistral en la cual se presentarán los elementos teóricos y conceptuales de la unidad temática que se encuentre bajo estudio de acuerdo con la programación. 2. Sesión de laboratorio donde los estudiantes tendrán la oportunidad de aplicar los conceptos vistos en la lección magistral particularmente por medio de herramientas software y sistemas de desarrollo basados en lógica programable. 3. Sesión de ejercicios en la cual estudiante y profesor revisarán los conceptos introducidos en la lección magistral por medio del desarrollo de problemas básicos  en herramientas computacionales. 4. Trabajo autónomo enfocado al desarrollo de pequeños proyectos orientados a fortalecer los conceptos revisados en la lección magistral, la sesión de ejercicioes y el laboratorio.  |  |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | --- | |  |  | Horas |  | Horas profesor/semana | Horas  Estudiante/semana | Total Horas  Estudiante/semestre | Créditos | | **Tipo de Curso** | TD | TC | TA | (TD + TC) | (TD + TC +TA) | X 16 semanas |  | |  | 4 | 2 | 3 | 6 | 9 | 144 | 3 |   ***Trabajo Presencial Directo (TD)***: trabajo de aula con plenaria de todos los estudiantes.  ***Trabajo Mediado\_Cooperativo (TC)***: Trabajo de tutoría del docente a pequeños grupos o de forma individual a los estudiantes.  ***Trabajo Autónomo (TA):*** Trabajo del estudiante sin presencia del docente, que se puede realizar en distintas instancias: en grupos de trabajo o en forma individual, en casa o en biblioteca, laboratorio, etc.) | | | | | | |
| **IV. RECURSOS (Con Qué?)** | | | | | | |
|  | | | | | | |
| Para el desarrollo de los espacios académicos bajo la metodología sugerida anteriormente será necesario contar con medios audiovisuales, como por ejemplo Video-Beam y proyector de transparencias. Igualmente, el desarrollo la sesión cooperativa de laboratorio demandará de una sala de informática dotada con un número suficiente de computadores, los cuales deberán contar con las plataformas software apropiadas y sistemas de desarrollo basados en lógica programable.   |  | | --- | | **BIBLIOGRAFÍA** | | **TEXTOS GUÍA** | | * Principios de diseño Digital, Daniel Gajski, Prentice Hall, 2000. * Fundamentos de lógica digital con diseño VHDL, Stephen Brown, McGraw Gill, 2000. * Computer Architecture : a quantitative approach, John Henessey , Morgan Kauffman, 2006 | | **TEXTOS COMPLEMENTARIOS** | | * Computer Architecture : a quantitative approach, John Henessey , Morgan Kauffman, 2006. * The design warrior’s guide to FPGAs ( Devices, tools and flows), Clive Maxfield, Elsevier,2000. * Synthesis and optimization of digital circuits, Giovanni de Micheli, Prentice-hall, 1992.   Digital Arithmetic, Milos Ercegovac, Morgan Kaufmann, 2004. | | **REVISTAS** | |  | | **DIRECCIONES DE INTERNET** | |  | | | | | | | |
| **V. ORGANIZACIÓN / TIEMPOS (De Qué Forma?)** | | | | | | |
| |  |  |  | | --- | --- | --- | | 1 | Señales digitales y su representación | Brown , Capítulo 5 Gajski, Capítulo 2 | | 2 | Introducción a los lenguajes de descripción de hardware. | Brown , Capítulo  5 Gajski , Capítulo 2 | | 3 | Modelado y síntesis de circuitos combinacionales en VHDL. | Brown , Capítulo 6 | | 4 | Modelado y síntesis de circuitos sincrónicos en VHDL. | Brown, Capítulo 7 | | 5 | Introducción a la lógica programable. | Maxfield, Capitulos 3 y 4 | | 6 | Máquinas de estado | Gajski, Capítulo 6 | | 7 | Maquinas de estado algorítmicas | Gajski , Capítulo 8 | | 8 | Procesadores de propósito específico |  | | 9 | Síntesis de máquinas de estado algorítmicas | Gajski , Capítulo 8 | | 10 | Introducción a la optimización del camino de datos. | Gajski, Capítulo 8 | | 11 | Arquitectura del procesador CISC | Gajski , Capítulo 9 ,Henessey | | 12 | Operaciones en el camino de datos | Gajski , Capítulo 9 ,Henessey | | 13 | Operaciones en memoria | Gajski, Capítulo 9, Henessey | | 14 | Operaciones de salto | Gajski , Capítulo 9,Henessey | | 15 | Programación en assembler | Henessey | | 16 | Introducción al procesador RISC | Gajski capítulo 9 | | | | | | | |
| **VI. EVALUACIÓN (Qué, Cuándo, Cómo?)** *Es importante tener en cuenta las diferencias entre evaluar y calificar. El primero es un proceso cualitativo y el segundo un estado terminal cuantitativo que se obtiene producto de la evaluación. Para la obtención de la información necesaria para los procesos de evaluación se requiere diseñar distintos formatos específicos de autoevaluación, coevaluación y heteroevaluación.* | | | | | | |
| **PRIMERA NOTA** | **TIPO DE EVALUACIÓN** | | | **FECHA** | | **PORCENTAJE** |
| **Examenes parciales,tareas, quizes, talleres, prácticas de laboratorioo proyectos** | | | Según calendario académico | | **35%** |
| **SEGUNDA NOTA** | **Examenes parciales, tareas,quizes, tallers, prácticas de laboratorio o proyectos.** | | | **Según calendario académico** | | **35%** |
| **TERCERA NOTA** | **Examen final** | | | **Según calendario académico** | | **30%** |
| ASPECTOS A EVALUAR DEL CURSO. El docente explicita y describe los criterios a tener en cuenta al evaluar. Por ejemplo: | | | | | | |
| 1. Evaluación del desempeño docente 2. Evaluación de los aprendizajes de los estudiantes en sus dimensiones: individual/grupo, teórica/práctica, oral/escrita. 3. Autoevaluación: 4. Coevaluación del curso: de forma oral entre estudiantes y docente. | | | | | | |

|  |  |  |  |
| --- | --- | --- | --- |
| DATOS DEL DOCENTE | | | |
| **NOMBRE :**  **PREGRADO :**  **POSTGRADO :**  **E-MAIL:** | | | |
|  | | | |
| ASESORIAS: FIRMA DE ESTUDIANTES | | | |
| NOMBRE | **FIRMA** | **CÓDIGO** | **FECHA** |
| **1.**  **2.**  **3.** |  |  |  |
| FIRMA DEL DOCENTE | | | |
| **\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_**  FECHA DE ENTREGA: \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ | | | |